

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-102481

(43)Date of publication of application : 13.04.2001

(51)Int.Cl.

H01L 23/12

H05K 1/18

(21)Application number : 11-275056

(71)Applicant : KYOCERA CORP

(22)Date of filing : 28.09.1999

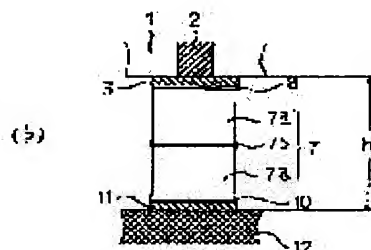
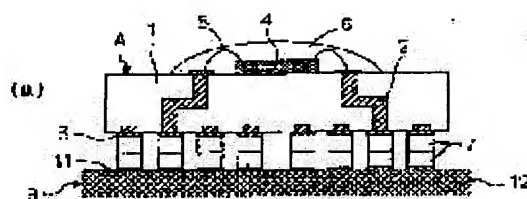
(72)Inventor : KAWAI SHINYA

(54) WIRING BOARD AND MOUNTING STRUCTURE

(57)Abstract:

PROBLEM TO BE SOLVED: To make it possible to keep a wiring board and a semiconductor element package in a stably connected state to an outer electric circuit (printed board) steadily for a long time.

SOLUTION: When a package (A) with a connection electrode 3 is mounted on a printed board (B), on which a connection electrode 11 is provided for connection, a laminated terminal is mounted on the connection electrode 3 of the package (A). The laminated terminal has a laminated body, in which a conductive pillar-shaped body made of metal or resin is laminated with conductive adhesive, and a ratio of H/R , where R is a maximum radius of the laminated body and H is the whole height, is 5 or below.



(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-102481

(P2001-102481A)

(43)公開日 平成13年4月13日(2001.4.13)

(51) Int.Cl.⁷

識別記号

FI

テーマコード(参考)

H0 1 L 23/12

H0 5K 1/18

L 5 E 3 3 6

H0 5 K 1/18

H0 1 L 23/12

L

審査請求 未請求 請求項の数14 O.L (全 9 頁)

(21)出願番号

特種平11-275056

(22) 出願日

平成11年9月28日(1999.9.28)

(71)出願人 000006633

京セラ株式会社

京都府京都市伏見区竹田烏羽殿町6番地

(72)発明者 川井 信也

鹿児島県国分市山下町1番4号 京セラ株式会社総合研究所内

Fターム(参考) 5E336 AA04 AA09 BB01 BB02 BB14

BC15 BC34 CC32 CC36 CC43

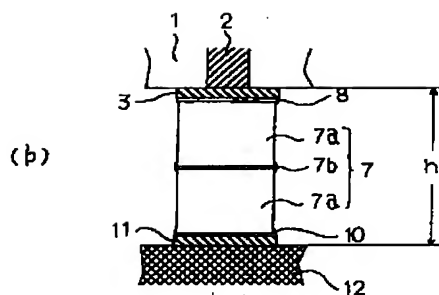
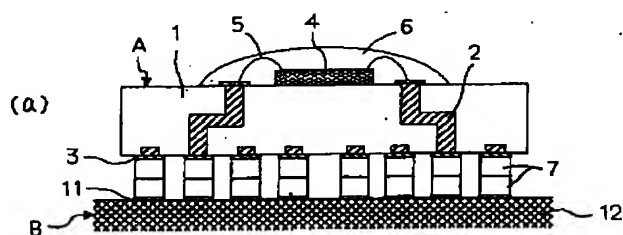
CC58 DD02 EE03 GG01

(54) 【発明の名称】 配線基板およびその実装構造

(57) 【要約】

【課題】配線基板や半導体素子収納用パッケージを外部電気回路（プリント基板）に対して、強固に且つ長期にわたり安定した接続状態を維持する。

【解決手段】接続用電極 11 を被着形成したプリント基板 B 上に、接続用電極 3 が配設されたパッケージ A を実装するに当たって、パッケージ A の接続用電極 3 に、金属または樹脂含有導体からなる導電性の柱状体を導電性接着剤によって積層一体化した積層体からなり、該積層体の最大径 R と全体の高さ H の比 H/R が 5 以下の積層端子を取着し、パッケージ A をプリント基板 B に実装する。



【特許請求の範囲】

【請求項1】絶縁基板と、該絶縁基板の表面および／または内部に配設されたメタライズ配線層と、前記絶縁基板の裏面に略四角形状に配設された複数の接続用電極と、該接続用電極に導電性接着剤によって取着された複数の接続端子を具備する配線基板において、前記接続端子が、複数の導電性柱状体を導電性接着剤によって積層一体化した積層体からなり、該積層体の最大径Rと全体の高さHの比 H/R が5以下であることを特徴とする配線基板。

【請求項2】前記柱状体が、金属もしくは2種以上の金属の合金、あるいは樹脂を含有する導電材料からなることを特徴とする請求項1記載の配線基板。

【請求項3】前記導電性接着剤がロウ材からなり、前記金属もしくは2種以上の合金の融点、前記ロウ材の融点よりも高い融点を有する請求項2記載の配線基板。

【請求項4】前記樹脂を含有する導体材料が、導電性樹脂、または金属粉末と樹脂との混合物からなる請求項2記載の配線基板。

【請求項5】前記導電性接着剤がロウ材からなり、前記樹脂を含有する導体材料中の樹脂成分の熱分解温度が前記ロウ材の融点よりも高い請求項2記載の配線基板。

【請求項6】前記柱状体のヤング率が60GPa以下であることを特徴とする請求項1乃至請求項5のいずれか記載の配線基板。

【請求項7】前記積層体が、3つ以上の柱状体を積層一体化したものである請求項1乃至請求項5のいずれか記載の配線基板。

【請求項8】絶縁基板と、該絶縁基板の表面および／または内部に配設されたメタライズ配線層と、前記絶縁基板の裏面に略四角形状に配設された複数の第1の接続用電極と、該第1の接続用電極にロウ材によって取着された複数の導電性を有する接続端子を具備する配線基板と、

絶縁体と、該絶縁体表面に略四角形状に配設された複数の第2の接続用電極とを具備する外部回路基板とを具備し、

前記外部回路基板の表面に前記配線基板を載置し、前記第1の接続用電極と、前記第2の接続用電極とを前記接続端子を介してそれぞれ電気的に接続してなる配線基板の実装構造において、

前記接続端子が、複数の導電性柱状体をロウ材によって積層一体化した積層体からなり、該積層体の最大径Rと全体の高さHの比 H/R が5以下であることを特徴とする配線基板の実装構造。

【請求項9】前記柱状体が、金属もしくは2種以上の金属の合金、あるいは樹脂を含有する導電材料からなることを特徴とする請求項8記載の配線基板の実装構造。

【請求項10】前記金属もしくは2種以上の合金の融点、前記ロウ材の融点よりも高い融点を有する請求項9

記載の配線基板の実装構造。

【請求項11】前記樹脂を含有する導体材料が、導電性樹脂、または金属粉末と樹脂との混合物からなる請求項9記載の配線基板の実装構造。

【請求項12】前記樹脂を含有する導体材料中の樹脂成分の熱分解温度が前記ロウ材の融点よりも高い請求項9記載の配線基板の実装構造。

【請求項13】前記柱状体のヤング率が60GPa以下であることを特徴とする請求項8乃至請求項12のいずれか記載の配線基板の実装構造。

【請求項14】前記積層体が、3つ以上の導電性柱状体をロウ材によって積層一体化したものである請求項8乃至請求項13のいずれか記載の配線基板の実装構造。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、例えばセラミックやガラスセラミックあるいは合成（有機）樹脂等により構成される絶縁基板と配線回路層および接続用端子を具備する半導体素子収納用パッケージなどの配線基板と、それをマザーボードなどの外部回路基板に実装した実装構造の改良に関するものである。

【0002】

【従来技術】従来より、配線基板は、絶縁基板の表面および／または内部にメタライズ配線層が配設された構造からなり、代表例として、半導体素子、特にLSI等の半導体素子を収容するための半導体素子収納用パッケージが挙げられる。

【0003】半導体素子収納用パッケージは、絶縁層としてアルミナに代表されるセラミックやガラスセラミック、さらには有機樹脂等が用いられている。特にアルミナを用いた半導体素子収納用パッケージでは、その表面および内部にWやMo等のメタライズ配線層が設けられ、さらに底面には、外部電気回路基板との接続用電極が配設される。さらに、その絶縁基板の上面中央部には、半導体素子との接続用電極が形成され、半導体素子を載置した後、樹脂等を用いて封止される。あるいは、その絶縁基板の上面中央部には、半導体素子を載置し収容するためのキャビティが形成され、このキャビティは半導体素子を載置した後、蓋体によって気密封止される。

【0004】一般に半導体素子の集積度が高まるほど、それに形成される電極数も増大するが、これに伴い、これを収納する半導体収納用パッケージにおけるガラスエポキシ基板に代表される外部電気回路基板（以後プリント基板と表記）との接続用端子数も増大する。ところが、電極数を増大させるとパッケージの大型化を招くため、パッケージの小型化への要求と相まって、パッケージの接続用端子の形成密度を高くする必要がある。

【0005】かかる市場要求において、パッケージの下面にコパールなどの金属ピンを接続したピングリッドア

10

20

30

40

50

レイ(PGA)が製品化されているが、最近、パッケージの4つの側面に導出されたメタライズ配線層にガルウイング状(L字状)の金属ピンが接続されたタイプのクワッドフラットパッケージ(QFP)、パッケージの4つの側面に電極パッドを備え、リードピンがないリードレスチップキャリア(LCC)、Siチップをフリップチップ実装したチップサイズパッケージ(CSP)、さらに絶縁基板の下面に半田からなる球状端子を多数配置したボールグリッドアレイ(BGA)等があり、これらの中でもBGAが最も高密度化が可能である。

【0006】図4は、従来のBGA型のパッケージをプリント基板に実装する際の工程とその実装構造の断面図、図5は従来のBGA型のパッケージをプリント基板に実装した際の接続部の要部断面図である。

【0007】図4(a)のBGA型パッケージA'は、絶縁基板31とメタライズ配線層32と接続用電極33により構成され、絶縁基板31の上面中央部には半導体素子34がガラス、樹脂等の接着剤を介して絶縁基板31に接着固定され半導体素子34はメタライズ配線層32とワイヤボンディング35により電氣的に接続され、さらにその上から半導体素子34を合成樹脂等36により覆うことにより封止する。

【0008】そして、図4(b)に示すように、接続用電極33上に、スクリーン印刷法等により、例えばPb37-Sn63重量%の共晶半田にて半田37を形成し、その上に同じく共晶半田製の半田ボール38を載置しリフローすることにより、図4(c)に示すように半田ボール38を接続用電極33上に被着固定させる。

【0009】一方、図4(c)に示すように、プリント基板B'上の接続用電極39上にも、前記同様の方法にて共晶半田にて半田40を形成し、その後、前記半田ボール38を接続用電極39上の半田40上に位置合わせして当接するように載置した後、リフローすることにより、図4(d)に示すように、パッケージA'をプリント基板B'に実装し、これにより半導体素子34とプリント基板B'が半田ボール38を介して電氣的に接続される。

【0010】また、絶縁基板として、セラミックスあるいはガラスセラミックスを用いた配線基板は、有用性の高い強度や気密封止性を有し、またメタライズ配線層などの多層化が容易にできることから、有機樹脂を絶縁基板として用いる場合に比べ高い信頼性が得られている。

【0011】

【発明が解決しようとする課題】このように、半導体素子を収納したパッケージなどの配線基板を上記のようにプリント基板などの外部回路基板表面に実装した場合、半導体素子の作動時に発する熱が配線基板と外部回路基板の両方に繰り返し印加されるが、セラミックあるいはガラスセラミック絶縁基板の熱膨張係数は一般に約4~7ppm/°Cであるのに対して、パッケージに実装され

る外部回路基板として多用されているプリント基板(ガラスエポキシ絶縁層にCu配線層が形成されたもの)の熱膨張係数は11~18ppm/°Cと非常に大きいため、双方間の大きな熱膨張差によって、大きな熱応力が発生し、配線基板やパッケージをプリント基板に長期にわたり安定に電機的接続させることができないという問題があった。

【0012】特に、端子数が300を超えるパッケージや、大型のパッケージでは、その熱応力の影響が大きくなり、そのため、半導体素子の作動および停止の繰り返しによって、配線基板下面の接続用電極の外周部および接続用電極と接続端子との接合界面に熱応力が作用し、その結果、接続用電極が絶縁基板から剥離したり、接続端子が接続用電極から剥離するなど、配線基板やパッケージをプリント基板に長期にわたり安定に電氣的接続させることができないという問題があった。

【0013】このように、従来のBGA型のパッケージの実装構造においては、半田ボール38と、この半田ボール38を絶縁基板31上の接続用電極33に被着、形成する際に使用する半田37と、さらには、パッケージA'をプリント基板B'に実装する際に接続用電極39上に使用する半田40とは一般に同じ材質、例えば、Pb37-Sn63重量%の共晶半田を用いて形成されるため、半田ボール38は、リフロー時に半田37、40と相互に溶解、拡散し、自重により偏平につぶれるため元の形状を保つことができず、図5(a)に示すような擬楕円形状を有した端子電極41が形成される。

【0014】一方、上記熱応力は、主に端子電極41と接続用電極33との界面に集中し、図5(a)中の矢印Wの方向に働く。なお、図5(a)では右側がパッケージの外縁側である。さらに、この熱応力は、せん断方向成分Xと、引張り方向成分Yとの2成分に分けることができる。

【0015】一般的には、この熱応力のせん断方向成分Xが大きいため、端子電極41と接続用電極33との界面に沿って外側から内側に向けてクラックが進行するモードの破壊が最も多く、あるいは端子電極41本体にクラックが進行する場合もある。他には、この熱応力の引張り方向成分Yにより、絶縁基板31と接続用電極33との界面が剥離したり、あるいは絶縁基板31本体が破壊したりする場合もある。

【0016】また、端子電極41のように、端子電極の形状が擬楕円形状となると、パッケージA'とプリント基板B'との接続部の高さhが低くなり、熱応力のせん断方向成分Xが増加し、端子電極41と接続用電極33との界面でのクラックの進行が促進されてしまう。

【0017】このように、従来のBGA型のパッケージの実装構造では、接続部の長期信頼性に関して大きな問題が存在する。

【0018】このような問題を改善する為に、例えば、

図5(b)に示すように、融点の高い高温半田を用いて半田ボール42を作製し、融点の低い共晶半田43、44によって実装固定した実装構造も知られている。この構造では、リフロー時に半田ボール42が溶融しない温度で実装する為、パッケージA'とプリント基板B'との接続部の間隔hを高く保つことができる結果、応力集中をある程度緩和することができる。しかし、上記構造においても高さhが十分でなく、長期信頼性に関して更なる改善が要求される。

【0019】また、さらに配線密度が向上した場合に、接続部界面の長期信頼性を確保する為に接続部の高さhを高くしようとすると、隣接する接続用電極33同士の間隔が、球状の高温半田ボール42の直径に制限されるため、接続用電極33間隔以上の高さを確保することができず、高密度実装化への大きな障害となっていた。

【0020】以上のような問題を鑑み、例えば、特開平6-188355号に示されるように、棒状の半田カラムを用いて実装する方法がある。この方法だと、接続部の高さhを高く保つことが可能であるため、接続部の長期信頼性を保つことができる。しかしながら、実装時にカラムを支持するための特殊治具が必要となるため、生産コストが上昇し、特に現在市場から求められている多品種少量生産に関して問題がある。また、上記特殊治具により実装密度が決まるため高密度実装化に関しても制限があった。

【0021】したがって、本発明は、絶縁基板の裏面に複数個の接続用電極と接続端子が配設された配線基板を外部回路基板に実装する場合において、発生する応力を緩和し、強固に且つ長期にわたり安定した接続状態を維持できる高い接続部の長期信頼性を有しつつ、高密度実装に対応でき、かつ、特に多品種少量生産に適して安価に製造できる配線基板およびその実装構造を提供することを目的とする。

【0022】

【課題を解決するための手段】本発明者らは、半導体素子収納用パッケージ等の絶縁基板裏面に略四角形状に複数個の接続用電極が配設され、その接続用電極にロウ材によって複数個の接続端子が取着された配線基板を外部回路基板上に実装するにあたり、実装時、あるいは使用時において生じる熱応力を緩和し、かつ、高密度実装化に対応し、さらに、安価に製造するために種々検討を重ねた結果、前記接続端子を複数の導電性柱状体をロウ材によって積層一体化した積層体によって形成することにより、接続部の高さを十分に確保でき、且つその積層体によって、応力を緩和させ接続部の長期信頼性を向上することができると同時に、高密度実装化に対応可能であり、さらに安価に製造できることを見いだした。

【0023】なお、かかる構成において、前記積層体が、円板状柱状体の積層体からなり、その直径Rと積層体の高さHの比 H/R が5以下であることが望ましい。

【0024】また、前記柱状体の材質としては、金属または導電性樹脂を含有する導体材料からなり、特に、前記金属がロウ材の融点よりも高い融点を有すること、あるいは柱状体中に樹脂を含む場合、その熱分解温度が前記ロウ材の融点よりも高いことが望ましい。

【0025】さらに、柱状体の特性としては、ヤング率が60GPa以下であること、前記積層体は、3つ以上の導電性柱状体をロウ材によって積層一体化したものであることが望ましい。

【0026】

【発明の実施の形態】図1は、本発明の配線基板の一例として、BGA型半導体収納用パッケージAの(a)概略断面図と(b)その要部断面図、図2はパッケージAの裏面の平面図、図3は図1のパッケージAを外部回路基板としてプリント基板Bへの実装構造を説明するための(a)概略断面図と(b)その要部断面図である。

【0027】図1(a)によれば、半導体素子収納用パッケージAは、絶縁基板1の表面および内部にメタライズ配線層2が形成され、絶縁基板1の裏面には、図2に示すように、複数の接続用電極3が略四角形状に配列されて被着形成されている。

【0028】絶縁基板1の上面中央部には電子部品搭載部が形成され、半導体素子4がガラス、樹脂等の接着剤を介して絶縁基板1に接着固定され、半導体素子4はメタライズ配線層2とワイヤボンディング5により電気的に接続され、さらにその上から封止樹脂6により覆うことにより封止されている。そして、半導体素子4と、絶縁基板1の下面に形成された複数の接続用電極3とは、メタライズ配線層2を経由して電気的に接続するように配設されている。

【0029】なお、半導体素子の実装方法および封止方法としては、配線基板上面中央部に半田パンプ等を用いて直接載置するフリップチップ実装や、配線基板上面にキャビティを形成し、キャビティ内に載置しその上から蓋体をロウ付けすることにより気密封止する方法などがある。

【0030】また、図1(b)によれば、半導体素子収納用パッケージAによれば、接続用電極3の表面には、複数の導電性の柱状体7aをロウ材7bによって積層一体化した積層体からなる接続端子7(以下、単に積層端子という。)が、半田などのロウ材8により取着されている。

【0031】本発明によれば、上記のBGA型パッケージAにおいて、絶縁基板1の裏面に複数形成された接続用電極3上に、上記積層端子7が取着されていることが大きな特徴である。

【0032】また、上記積層端子7を構成する柱状体7aは、その上下面が平坦且つ平行であることが望ましく、また、ロウ材による積層体における最上面および最下面も平行であることが望ましい。これは、柱状体7a

の上下面が平坦且つ平行でない場合、リフロー等による実装時に不安定となり、わずかな振動等により転倒する恐れがあるためである。

【0033】上記各柱状体7aは、円柱体、多角柱体のいずれでもよいが、その場合、その最大径（円柱体の場合には、その直径）Rと積層体の全体高さHとの比 H/R が5以下であることが重要である。これは、 H/R が5よりも大きいと積層端子7をロウ付け時する際に積層端子7が不安定となり、些細な振動等でも簡単に転倒してしまう恐れがあるためである。転倒防止の観点からは、 H/R の値は小さい方が良く、望ましくは4以下、さらには3以下であることが最も望ましい。

【0034】一方、パッケージAと積層端子7との接続部での応力の発生を抑制する上では、接続部の高さhを十分に大きくすることが望まれるが、本発明によれば、上記の積層端子7において、柱状体7aの積層数を増加させることにより、高さhが増加すると同時にこの積層端子7によって応力が分散される結果、前述したような積層端子7と接続用電極3との界面や絶縁基板1と接続用電極3との界面への応力の集中を抑制することができる。かかる観点から、積層端子7における柱状体7aの積層数は2以上であれば良いが、望ましくは3以上、特に4以上であることが望ましい。

【0035】本発明によれば、このような積層端子7を接続用電極3上に、半田などのロウ材8にて取着させることにより、後述する外部回路基板の実装時において種類の要因によって発生する応力を緩和することができる。

【0036】また、積層端子7を構成する柱状体7aは、金属および導電性樹脂のうち少なくとも一方を含有する導体材料からなることが望ましい。金属を主成分とする場合、その金属は、ロウ材8、7bの融点よりも高い融点を有する単一金属あるいは2種以上の金属の合金からなることが望ましい。また、この金属を主成分とする導体材料中には、結合材として有機樹脂を複合化することも可能である。なお、柱状体7aが上記のような樹脂分を含有する場合、この樹脂の分解温度がロウ材8、7bの融点よりも高いことが望ましい。

【0037】これは、上記積層端子7を金属あるいは合金で形成した場合に、上記金属あるいは合金の融点がロウ材8、7bの融点よりも低いと、積層端子7を接続用電極3に取着する際に積層端子7も熔融してしまい、接続部の高さhを十分に保つことができなくなるためである。また、柱状体7a中に樹脂を含有する場合に、上記樹脂の熱分解温度がロウ材8、7bの融点よりも低いと、積層端子7を接続用電極3に取着する際に樹脂分が分解して揮散してしまうためである。

【0038】このような積層端子7とロウ材8、7bとの組み合わせの例として、積層端子7をPb90-Sn10重量%組成の高温半田、あるいはAg-エポキシ系

の導電性材料で形成した場合、ロウ材8、7bはPb37-Sn63重量%の共晶半田を使用するなどの例などが挙げられる。なお、各々の積層端子7は必ずしも同じ材質で形成される必要はなく、異なる材料を使用しても差し支えない。

【0039】なお、ここでいう「高温」とは、リフロー時に熔融させロウ付けするために使用する半田に代表されるロウ材に対して、積層端子7を構成する材質の融点、あるいは熱分解温度がロウ材の融点に対して相対的に高温であるということであり、具体的に融点が規定されるものではない。

【0040】また、本発明において、積層端子7の材質として樹脂を含有する導電性物質を用いる場合、この樹脂を含有する導電性物質は、少なくとも樹脂成分を含有するものであればよく、特に体積固有抵抗が $100\mu\Omega\cdot\text{cm}$ 以下であることが望ましい。具体的には、1)導電性成分として導電性樹脂を含有するもの、2)金属粉末と上記導電性樹脂または絶縁性樹脂との混合物からなるもの、等が挙げられる。

【0041】導電性樹脂としては、周知の樹脂が用いられ、例えば、ポリアセチレン系樹脂、ポリフェニレン系樹脂、イオン性樹脂等が挙げられる。

【0042】なお、柱状体7aを構成する金属成分としては、Au、Ag、Cu、Al、Ni、Fe、Pd、Pt、W、Mo、Mn、Pb、Sn、Bi、Sb、InおよびCから選ばれる少なくとも一種以上、好適には、Au、Ag、Cu、Al、Ni、PdおよびPtから選ばれる少なくとも一種以上、最適にはAu、AgおよびCuから選ばれる少なくとも一種以上の金属粉末あるいは2種以上の合金粉末が好適に用いられる。

【0043】導体成分として上記の金属粉末を含有する場合、樹脂分としては、保形性および使用環境下での安定性の点で少なくとも熱硬化性樹脂あるいは紫外線硬化型樹脂が望ましく、このような樹脂成分としては、エポキシ系樹脂、ウレタン系樹脂、アクリル系樹脂、ポリイミド系樹脂、ポリエステル系樹脂、フェノール系樹脂の群から選ばれる少なくとも1種が挙げられる。

【0044】また、上記樹脂を含有する導電性物質が上記金属粉末と上記樹脂成分とからなる場合、金属粉末の含有量は80重量%以上であることが望ましい。

【0045】また、柱状体7aは、ヤング率が前記接続用電極を構成する金属のヤング率よりも低いことが、応力の緩和に効果的であり、ヤング率が60GPa以下、特に30GPa以下、さらに最適には15GPa以下であることが望ましく、特に樹脂を含有する導電性物質を用いると、混合する樹脂成分の性質により金属粉末の選択及びその配合比や硬化条件等を適宜変えることにより容易に制御できる。

【0046】なお、積層端子7は、接続用電極3の表面にロウ材8を形成し、ロウ材の上に柱状体7aを位置合

わせして載置し、ロウ材8が溶融し積層端子7は溶融あるいは分解しない温度にてリフロー炉や赤外線炉あるいはVPSなどにより加熱してロウ材8を溶融させることにより、接続用電極3の表面に柱状体7aを取着する。さらに、同様にしてロウ材7bを柱状体7a上に形成し、その上に他の柱状体7aを位置合わせして載置し、同様に加熱することにより、接続用電極3上に積層端子7を取着することができる。

【0047】また、2つの柱状体7aをロウ材7bによって加熱してロウ材7bを溶融して接合して積層端子7を作製した後、これをロウ材8を形成した接続用電極3の上に載置しロウ材8を加熱溶融して接続用電極3上に積層端子7を取着することができる。

【0048】次に、上記の構造からなるパッケージAを外部回路基板Bに実装した場合の構造について説明する。図3(a)のパッケージAを外部回路基板B(以下、プリント基板と称する。)への実装構造およびその要部拡大断面図3(b)によれば、プリント基板Bは、絶縁体12表面にパッケージAにおける絶縁基板1の裏面に取着形成された複数の積層端子を含む接続端子7と対応するように、複数の接続用電極11が被着形成されており、パッケージAの絶縁基板1の裏面に形成された接続用電極3上の積層端子7とプリント基板B表面の接続用電極11とがロウ材10により接続されている。

【0049】かかる実装構造において、本発明では、パッケージAの接続用電極3とプリント基板Bの接続用電極11との接続部に対して、複数個のその上下面が平坦である各柱状体7aをロウ材7bを介して接合した積層端子7が取着されている。

【0050】そして、パッケージAをプリント基板Bに実装するには、パッケージAの接続端子7がプリント基板の接続用電極11の表面上にロウ材10を形成し、ロウ材の上に積層端子7を位置合わせして載置し、両者をリフロー炉や赤外線炉あるいはVPSなどによりロウ材10を加熱溶融させて、接続端子7をロウ材10を介して接続用電極11の表面に固着することによりパッケージAをプリント基板Bに実装する。

【0051】なお、接続端子7の取着方法については、その順序は重要ではなく、積層端子7をプリント基板B上に形成した後にパッケージAを実装したり、予め1つの柱状体7aをパッケージAに、他方の柱状体7aをプリント基板B上に被着、形成した後、柱状体7a、7aをロウ材7bによって接続することにより、パッケージAをプリント基板B上に実装しても構わない。

【0052】かくして、上記構成の本発明の実装構造によれば、半導体素子の電源ON、OFF時等に発生する温度の上昇、下降に伴って、パッケージAとプリント基板Bとの間の熱膨張差により発生する熱応力が生じた場合、積層端子7がロウ付け時の熱処理に耐えうる金属あるいは合金、もしくは、導電性樹脂からなるため、初期

形状を保つことができ、接続部の高さhを十分に保つことができ、熱応力のせん断方向成分Xを減少させる結果、クラック等の発生を抑制することができる。また、積層端子7における柱状体7aとして樹脂を含む導体材料を用いた場合には、半田8と接続用電極3との間に集中する応力が樹脂によりさらに緩和される結果、クラック等の発生が抑制され、接続部の長期信頼性をさらに向上させることができる。なお、この樹脂による応力緩和効果は、熱応力のみならず各種の応力に対して有効に働き、さらに、少なくとも四隅の接続用電極3a上に導電性樹脂層を形成することにより、更なる応力緩和効果が得られる。

【0053】さらに、積層端子7が初期形状を保つことができるため、接続部の高さhを十分に保つことができ、熱応力のせん断方向成分Xを減少させる結果、クラック等の発生を抑制することができる。

【0054】また、従来的高温半田ボールを用いた場合には十分な接続部の高さhと高密度実装が両立できないが、本発明の実装構造においては、接続用電極3の間隔に左右されることなく、柱状体の積層数を増やすことにより、必要な接続部の高さhを確保することができ、高密度配線化、高密度実装化に適した構造である。

【0055】しかも、積層数を増やすことにより、実装時または熱サイクル印加時にパッケージAと外部回路基板B間で発生する熱応力をこの積層端子7が分散化することができるために、応力の集中を抑制することができる。

【0056】さらに、実装時になんら特殊な治具を使用することなく、接続部の高さhを自由に設定できるため、実装構造の長期信頼性を得るために接続部の高さhを高くしたいときにも、コストの上昇を最小限に抑えることができ、多品種少量生産に適した実装構造といえる。

【0057】以上のように本発明の実装構造に従い、上記積層端子7を介して、パッケージAをプリント基板B上に実装すると、パッケージAとプリント基板Bとの接続部の高さを高くすることができ、また、半田8と接続用電極3との界面における応力集中や機械的強度の劣化を防止することができる結果、界面部におけるクラック等の発生、進行を抑制し、配線基板やパッケージをプリント基板に長期にわたり安定に電氣的接続をさせることができ、高い長期信頼性を得ることができると同時に、高密度実装化に対応でき、かつ多品種少量生産に適した配線基板の実装構造を得ることができる。

【0058】さらに、本発明においては、ロウ材である半田8、7b、10に、半田に代表される金属あるいは合金ではなく、導電性樹脂を用いて積層端子7をパッケージAおよびプリント基板Bとの接続に用いてもよい。この場合、有害物質であるPbを含む半田を用いることがないために、製品による環境負荷を低減することがで

きることに加え、導電性樹脂による応力緩和効果により、さらに接続部の長期信頼性を向上させることができる。

【0059】

【実施例】図1に示すようなパッケージを以下の方法で作製した。まず、アルミナを主成分とするセラミックグリーンシートに対して、穴加工を行い、タングステンを主成分とするペーストを充填した後、その下面にスルーホールに接続する接続用電極3、ビアホールを含むメタライズ配線層2をスクリーン印刷により形成し、さらに焼成後の基板厚みが2mmとなるようにグリーンシートを加圧積層し積層体を得た。この積層体をメタライズ配線層2、接続用電極3とともに還元雰囲気中で1600℃で同時焼成して35mm角のパッケージ基体を作製し、さらに表層の配線導体および接続用電極の表面にNi-Auめっきを施した。なお、接続用電極3は、729個とし、そのピッチは1.27mmとした。

【0060】また、積層端子として、Pb90-Sn10重量%の高温半田、または熱硬化性エポキシ樹脂+Ag粉末からなり、Ag含有量を変えたヤング率が異なる種々の樹脂含有導体により、直径が0.8mm、厚さ0.8mmの柱状体を作製した。なお、樹脂を含有する導電性物質を用いた場合には、硬化処理を施した。

【0061】そして、上記配線基板の接続用電極3上に、ロウ材としてPb37-Sn63重量%の共晶半田ペーストを印刷し、全面的接続用電極3の表面に、上記柱状体を位置合わせして載置し、230℃に加熱することにより接続用電極3上に取着了した。同様にして、上記*

*柱状体の上に、さらに柱状体を表1に示す積層数で上記ロウ材を用いて積層して、パッケージ基体の接続用電極3上に積層端子7を配線基板Aの取着し、パッケージAを作製した。なお、積層端子7の全体の高さHと直径Rとの比R/Hを表1に示した。

【0062】また、プリント基板B上の接続用電極11上にも同様にして、半田ペーストを印刷した。その後、パッケージAをプリント基板B上に位置合わせして載置した後、リフロー炉にて230℃で処理して積層端子7を接着させて実装した。上記の方法で200個のパッケージを実装し積層端子の取着の歩留りを表1に示した。

【0063】さらに、比較例として、接続端子を全て共晶半田ボールを用いたものを作製し、同様に評価を行った。

【0064】なお、本実施例で用いたアルミナ製配線基板の熱膨張係数は7ppm/℃、プリント基板の熱膨張係数は14ppm/℃であった。

【0065】次にこれら実装構造をそれぞれ大気雰囲気にて-40℃と125℃の各温度に制御した恒温槽に交互に配置し、双方ともに15分間づつ保持した場合を1サイクルとした温度サイクル試験を最高1000サイクルまで行った。そして、50サイクル毎にプリント基板Bの配線導体と配線基板の電極間の電気抵抗を測定し、電気抵抗に変化が生じるまでのサイクル数を表1に示した。

【0066】

【表1】

試料No.	積層端子の材質			積層数 (層)	端子形状 (R/H比)	歩留まり (%)	温度サイクル数 (回)
	半田	樹脂含有導電性物 Ag含有量 (重量%)	ヤング率 (GPa)				
* 1	共晶半田	-	-	-	ボール	98	100
2	高温半田	-	-	2	1.75	97	300
3	高温半田	-	-	3	2.6	95	500
4	高温半田	-	-	4	3.45	92	700
5	高温半田	-	-	5	4.3	88	>1000
6	高温半田	-	-	6	5.15	80	>1000
7	-	95	70	3	2.6	92	400
8	-	95	60	3	2.6	93	600
9	-	93	30	3	2.6	93	800
10	-	85	10	3	2.6	93	>1000

*印は本発明の範囲外であることを示す。

【0067】表1から明らかとなお、接続端子に共晶半田ボールを用いた試料No.1では1000サイクルで抵抗変化が生じた。また、積層端子を用いた場合でも、R/H比が5より大きい試料No.6ではリフロー中に積層体が倒れ、歩留りが85%より低いものであった。

【0068】これに対して、本発明に従い、接続端子を積層端子によって形成することにより、耐久性の向上が見られた。特に、積層端子を高温半田もしくは、ヤング率が60GPa以下の樹脂含有導体によって形成し、且つ積層数を3以上とすることにより、温度サイクル試験を500サイクルまで行っても抵抗変化が見られなかつ

た。

【0069】かかる結果から、本発明の構成によって、配線基板の外部回路基板に長期間にわたり正確かつ強固に電氣的接続させることが可能となり、配線基板の半導体回路素子の大型化による多端子化に十分対応できる信頼性の高い配線基板の実装構造を実現できた。

【0070】なお、本発明は上記実施形態に限定されるものではなく、本発明の要旨を逸脱しない範囲内で種々の変更や改良等は何ら差し支えない。たとえば上記実施例においては、外部回路基板をプリント基板（ガラスエポキシ絶縁層にCu配線層などが形成されたものであ

る)で、配線基板をセラミックで構成した場合であるが、これに代えて、双方の間で材料を交換するなど、構成する材料の種類を変えることで同様な作用効果が得られる。

【0071】また、本発明の使用範囲に関しても、本発明の要旨を逸脱しない範囲内の用途であれば種々の変更や改良等は何ら差し支えない。例えば、BGA型のパッケージのみならず、CSP(チップスケールパッケージ)やMCM(マルチチップモジュール)、さらには、端子電極を用いて実装を行う各種モジュール基板等に使用することでも同様の効果が得られる。

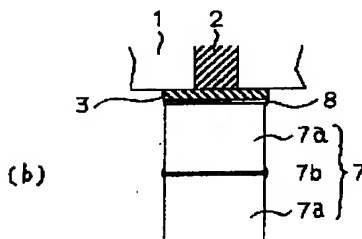
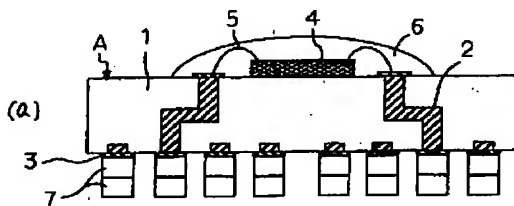
【0072】

【発明の効果】以上詳述したように、本発明によれば、配線基板の裏面に配設された接続用電極に柱状体を積層した積層端子を取着することにより絶縁基板の表面あるいは内部にメタライズ配線層を具備する配線基板や、半導体素子が収納された半導体素子収納用パッケージをガラスエポキシ樹脂等を絶縁体とする外部回路基板に対して、強固に且つ長期にわたり安定した接続状態を維持でき、かつ、高密度実装化に対応できる高信頼性の実装が可能となる。

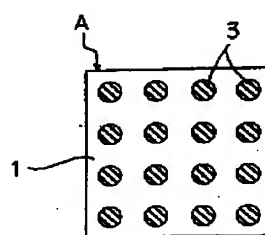
【図面の簡単な説明】

【図1】本発明の配線基板の一例として、BGA型の半*

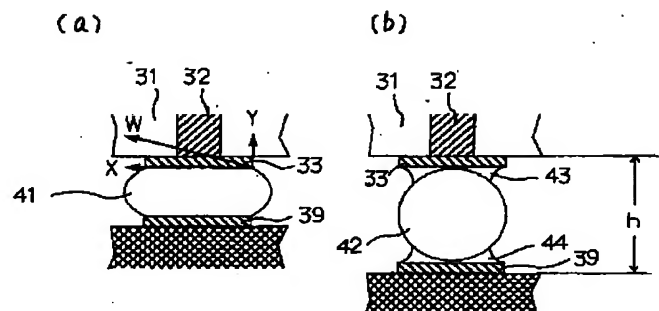
【図1】



【図2】



【図5】



* 半導体素子収納用パッケージの(a)概略断面図と、(b)接続端子の要部拡大断面図である。

【図2】本発明の配線基板における接続用電極の配置を説明するための図である。

【図3】図1のパッケージを外部回路基板に実装した時の(a)概略断面図と、(b)接続部の要部拡大断面図である。

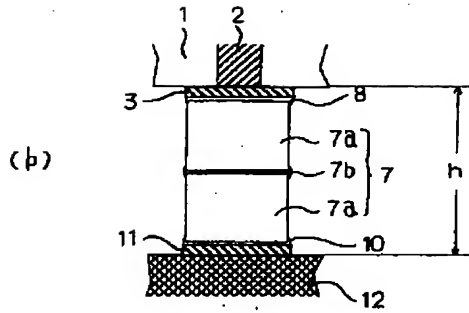
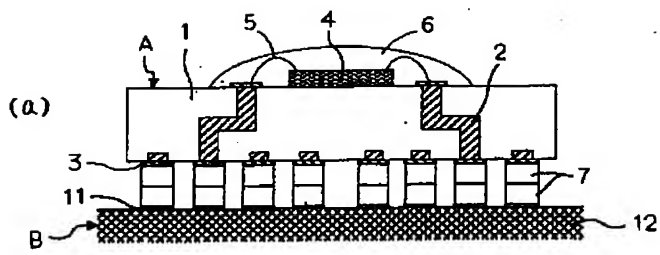
【図4】従来のBGA型の半導体素子収納用パッケージを外部回路基板に実装する際のプロセスを説明するための図である。

【図5】従来のBGA型の半導体素子収納用パッケージの実装構造における接続部の要部拡大断面図である。

【符号の説明】

- A 半導体素子収納用パッケージ
- B 外部回路基板(プリント基板)
- 1 絶縁基板
- 2 メタライズ配線層
- 3, 11 接続用電極
- 4 半導体素子
- 5 ワイヤ
- 6 封止材
- 7 積層端子

【図3】



【図4】

